**Лабораторная работа №9.**

Логические элементы и схемы.

**1.Цель работы.**

Ознакомление с основными характеристиками логических элементов и основами синтеза логических схем.

**2.Приборы и принадлежности.**

1). ПК с установленным ПО National Instruments.

2). NI ELVIS II.

**3.Теоретические сведения.**

*1. ОПРЕДЕЛЕНИЯ КОМБИНАЦИОННЫХ И ПОСЛЕДОВАТЕЛЬНОСТНЫХ УСТРОЙСТВ.*

Устройства, реализующие функции алгебры логики, называют *логическими* или *цифровыми* и классифицируют по различным отличительным признакам. Так, по характеру информации на входах и выходах логические устройства подразделяют на устройства последовательного, параллельного и смешанного действия, а по схемному решению и характеру связи между входными и выходными переменными с учётом их изменения по тактам работы − на комбинационные и последовательностные.

В *комбинационных* устройствах значения (0 или 1) сигналов на выходах в каждый конкретный момент времени полностью определяются значениями (комбинацией, набором) действующих в данный момент цифровых входных сигналов. В *последовательностных* же устройствах значения выходных сигналов в *п*-такте определяются не только значениями входных сигналов в этом такте, но и зависят от внутренних состояний устройств, которые произошли в результате воздействия входных сигналов в предшествующие такты.

*2. ОСНОВНЫЕ ЭЛЕМЕНТЫ АЛГЕБРЫ ЛОГИКИ.*

Анализ комбинационных устройств удобно проводить с помощью алге­бры логики, оперирующей только с двумя понятиями: истинным (логическая 1) и ложным (логический 0). В результате, функции, отображающие ин­­формацию, принимают в каждый момент времени только значения 0 или 1. Такие функции называют *логическими*, а сигналы (входные и выходные переменные) – *двоичными* (бинарными).

Схемные элементы, при помощи которых осуществляется преобразование поступающих на их входы дво­ичных сигналов и непосредственное выполнение пре­­ду­смо­тренных логических операций, называют *логическими* устройствами.

В общем случае логическое устройство может иметь *п* входов и *m* выходов. Рассматривая входные сигналы *х*1, *х*2, …, *хп* в качестве аргументов, можно соответствующие выходные сигналы представлять в виде функции *уi* = *f*(*х*0*, х*1, *х*2, …, *хп*) с помощью операций алгебры логики.

 *Функции алгебры логики* (ФАЛ), иногда называемые *переключатель­ными* функциями, обычно представляют в алгебраической форме (в виде ма­тема­тического выражения), например  *yi* = (*x*0 ∧*x*1)∨ (*x*1 ∧*x*2), или в виде таблиц истинности (комбинационных таблиц).

 *Таблица истинности* содержит всевозможные комбинации (наборы) би­­нарных значений входных переменных с соответствующими им бинарными значениями выходных пе­ременных; каждому набору входных сигналов соответствует определенное значение выходного сигнала − значение логической функции *уi*. Максимальное число возможных различных наборов (строк) зависит от числа входных переменных *п* и равно 2*п*. В булевой алгебре выделяют три основные функции: конъюнкция, дизъ­­ю­­нкция, отрицание. Остальные функции являются производными от приведенных выше.

 *Основные логические операции* состоят из следующих элементарных преобразований двоичных сигналов:

• *логическое сложение* или *дизъюнкция*, обозначаемое символом **"∨**" (или "+") и называемое также опера­цией ИЛИ. При этом число аргументов (слагаемых *х*) может быть любым. Эта операция для функции двух переменных *x*1 и *x*2 описывается в виде логической формулы  Это значит, что *у* истинно (равно 1), если истинно хотя бы одно из слагаемых *x*1 или *x*2. И только в случае, когда все слагаемые *х* равны 0, результат логического сложения *у* также равен 0. Условное обозначение, таблица истинности этой логической функции приведены во втором столбце табл. 9.1;

• *логическое умножение* или *конъюнкция*, обозначаемое символом **"∧**" (или "⋅") и называемое также операцией И. При этом число аргументов (сомножителей *х*) может быть любым. Эта операция для функции двух переменных *x*1 и *x*2 описывается в виде логической формулы  Это значит, что *у* истинно (равно 1), если истинны сомножители *x*1 и *x*2. В случае, если хотя бы один из сомножителей равен 0, результат логического умножения *у* равен 0. Условное обозначение, таблица истинности и другие показатели логической функции И приведены в третьем столбце табл. 9.1;

 • *логическое отрицание* или *инверсия*, обозначаемое чёрточкой над переменной и называемое операцией НЕ. Эта операция записывается в виде Это значит, что *у* истинно (равно 1), если *х* ложно (равно 0), и наоборот. Очевидно, что операция *у* выполняется над одной переменной *х* и её значение всегда противоположно этой переменной (см. четвертый столбец табл. 9.1).

Т а б л и ц а 9.1

|  |
| --- |
| Формы отображения основных логических функций |
| Наименование→ | Дизъюнкция | Конъюнкция | Инверсия |
| Символическая | ∨ или + | ∧ или **⋅** |  |
| Буквенная | ИЛИ | И | НЕ |
| Условная *у* *х* *х*1  *х*2  *х*1  *х*2 *у* *у**х*1  *х*2  *у**х*1  *х*2  *у****+****Uп****+****Uп**х* *у*графическая |  |  |  |
| Аналитическая |  |  |  |
| Табличная(истинности) |

|  |  |  |
| --- | --- | --- |
|  *х*1 | *х*2 | *у* |
|  0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

 |

|  |  |  |
| --- | --- | --- |
| *х*1 | *х*2 | *у* |
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

 |

|  |  |
| --- | --- |
|  *х* |  *у* |
|  0 |  1 |
|  1 |  0 |

 |
| Контактная |  |  |  |
| Схемо-техническая |  |  |  |

Основные логические операции ИЛИ, И и НЕ позволяют аналитически описать, а логические элементы ИЛИ (*дизъюнктор*), И (*конъюнктор*) и НЕ (*инвертор*) − реализовать устройство любой степени сло­ж­ности, т. е. операции и  обладают функциона­ль­ной полнотой и составляет полный набор.

В качестве примера рассмотрим функцию неравнозначности *у* двух переменных *х*1 и *х*2, принимающая значение 1 при х1 ≠ х2 и значение 0 при  *х*1 = *х*2 = 0 или при *х*1 = *х*2 = 1, т. е. . Операцию неравнозначности чаще называют *суммированием по модулю* 2 и обозначают 

*3. БАЗОВЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ.*

Особое значение в цифровой электронике имеют универсальные (базовые) логические элементы, способные образовать функционально полный набор, с помощью которых можно реализовать синтез устройств любой сложности. К универсальным логическим операциям (устройствам) относят две разновидности базовых элементов:

• *функцию Пирса*, обозначаемую символически вертикальной стрелкой ↓ (стрелка Пирса) и отображающую операцию ИЛИ-НЕ. Для простейшей функции двух переменных *х*1 и *х*2 функция *у* = 1 тогда и только тогда, когда *х*1 = *х*2 = 0: 

• *функцию Шеффера*, обозначаемую символически вертикальной черточкой ⎜(штрих Шеффера) и отображающую операцию И-НЕ. Для простейшей функции двух переменных *х*1 и *х*2 функция *у* = 0 тогда и только тогда, когда *х*1 = *х*2 = 1: 

|  |
| --- |
| Формы отображения базовых логических функций Т а б л и ц а 9.2 |
| Наименование | Функция Пирса | Функция Шеффера |
| Символическая | ↓ | ⎜ |
| Буквенная | ИЛИ-НЕ | И-НЕ |
| Условнаяграфическая |  *х*1  *х*2  *у* *х*1  *х*2 *у* *у**х*1*х*2 ***+****Uп**R**R* *у**х*1*х*2 ***+****Uп* |  |
| Аналитическая |  |  |
| Табличная (истинности) |

|  |  |  |
| --- | --- | --- |
|  *х*1 | *х*2 | *у* |
|  0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

 |

|  |  |  |
| --- | --- | --- |
| *х*1 | *х*2 | *у* |
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

 |
| Контактная |  |  |
| Схемо-техническая |  |  |

При одних и тех же значениях аргументов обе функции отображают опе­рацию инверсии. Важнейшие показатели функций Шеффера и Пирса представлены в табл. 9.2.

В последней строке табл. 9.2 приведены примеры построения двухвходовой схемы ИЛИ-НЕ, в которой к нагрузочному резистору *R* подключены коллекторы двух параллельно включенных биполярных транзисторов *р-п*-*р*-типа, эмит­теры которых заземлены, и схемы И-НЕ, в которой последовательно включены два биполярных транзистора *р-п*-*р*-типа (эмиттер ни­ж­него транзистора подключен к земле) и нагрузочный резистор *R*.

*4. ПРЕДСТАВЛЕНИЕ ЛОГИЧЕСКИХ ФУНКЦИЙ МАТЕМАТИЧЕСКИМИ ВЫРАЖЕНИЯМИ.*

Наиболее распространенным способом задания логических функций является табличная форма. Таблицы истинности позволяют полно и однозначно установить все существующие логические связи.

При табличном представлении логических функций их записывают в одной из канонических форм: совершенной дизъюнктивной нормальной фо­­р­ме(СДНФ) или совершенной конъюнктивной нормальной форме (СКНФ).

Математическое выражение логической функции в СДНФ получают из таблицы истинности следующим образом: для каждого набора аргументов, на котором функция равна 1, записывают элементарные произведения переменных, причем переменные, значения которых равны нулю, записывают с инверсией. Полученные произведения, называемые *конституентами единицы* или *минтермами*, суммируют.

Запишем логическую функцию *у* трех пере­мен­ных *а*, *b* и *c*, представленной в виде табл. 9.3, в СДНФ:

|  |
| --- |
|  Т а б л и ц а 29.3 |
| *№* | *a* | *b* | *c* | *у* |
| 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 |
| 2 | 0 | 1 | 0 | 0 |
| 3 | 0 | 1 | 1 | 1 |
| 4 | 1 | 0 | 0 | 0 |
| 5 | 1 | 0 | 1 | 1 |
| 6 | 1 | 1 | 0 | 1 |
| 7 | 1 | 1 | 1 | 1 |

*.*

Совершенной конъюнктивной нормальной фор­мой называют логическое произ­ве­де­ние эле­мен­тарных сумм, в каждую из которых аргумент или его отрицание входят один раз.

 При этом для каждого набора аргументов табли­цы истинности, на котором функция *у* рав­на 0, составляют элементарную сумму, причем пере­мен­ные, значение которых равно 1, записы­вают с отри­цанием. Полученные суммы, назы­вае­мые *конституентами* *нуля* или *макстермами*, объединяют операцией логического умножения.

 Для фун­кции (табл. 9.3) СКНФ

 **

*5. ПЕРЕХОД ОТ ЛОГИЧЕСКОЙ ФУНКЦИИ К ЛОГИЧЕСКОЙ СХЕМЕ.*

Для построения логической схемы необходимо логические элементы, предназначенные для выполнения логических операций, располагать, начиная от входа, в порядке, указанном в булевом выражении.

Построим структуру логического устройства, реализующего логическую функцию трех переменных

**

Слева располагаем входы *а*, *b* и *c* с ответвлениями на три инвертора, затем четыре элемента ИЛИ и, наконец, элемент И на выходе (рис. 9.1).



 &

 1

 1

 1

 1

1

1

1

 *а*

 *b*

 *с*

 *у*

Рис. 9.1









**



Итак, любую логическую функцию можно реализовать непосредственно по выражениям, представленным в виде СДНФ или СКНФ. Однако, полученная таким образом схема, как правило, не оптимальна с точки зрения её практической реализации: она громоздка, содержит много логических эле­ментов и возникают трудности в обеспечении её высокой надёжности.

Алгебра логики позволяет преобразовать формулы, описывающие слож­ные высказывания с целью их упрощения [10]. Это помогает в конечном ито­ге определить оптимальную структуру того или иного логического устройства, реализующего любую сложную функцию. Под оптимальной структурой при­нято понимать такое построение логического устройства, при котором число входящих в его состав элементов минимально.

**4.Экспериментальная часть.**

**Задание 1**. **Запустить** среду МS10 (щёлкнув мышью **на команде Эксперимент меню комплекса** Labworks)**.** **Открыть файл 29.2.ms10, размещённый в папке Circuit Design Suite 10.0 среды** МS10, или **собрать на рабочем поле среды MS10 схему для испытания** *основных и базовых логических элементов* **(см. рис. 9.2)** и **установить** в диалоговых окнах компонентов их параметры или режимы работы. **Скопировать** схему (рис. 9.2) на страницу отчёта.

Схема (рис. 9.2) собрана на двоичных основных [**ОR** (ИЛИ), **AND** (И) и **NOT** (НЕ)] и универсальных (базовых) [**NAND** (И-НЕ) и **XOR** (ИЛИ-НЕ)] логических элементах, расположенных в библиотеке **Misc Digi­tal/TIL** с уро­в­нем высокого напряжения 5 В. В схе­му включены ключи **1**, **2**, ..., **9**, пробники **Х1**, **Х2**, …, **Х5** с пороговыми напряжениями 5 В, генератор прямоугольных сигналов **Е1** с амплитудой *Е* = 5 В, длительностью импульса *tи* = = 0,16 с и периодом *Т* = 4 с, и логический анализатор **XLA1** (см. описание его настройки и работы в п. 2, Приложения 2).

 Для удобства измерения сигналов выходы логических элементов подключены к входам 2, 4, 6, 8 и 10 анализатора **XLA1**. При моделировании происходит медленная развёртка временных диаграмм в окне анализатора. По достижению интервала времени, равном 70…80% ширины окна, следует посредством кно­пки **Run/Stop** выключать процесс моделирования.

Рис. 9.2

Оперируя ключами **1**, **2**, …, **9**, **сформировать** все возможные ком­бинации аргументов *х*1 и *х*2 (00, 10, 01 и 11) на входе дизъюнктора (**OR**), конъюнктора (**AND**), штриха Шеффера (**NAND**) и стрелки Пирса (**NOR**) и **записать** значения выходных логических функций *yк* (0 или 1) в табл. 9.4.

 Заметим, что если ключ замкнут, то на этот вход элемента будет подана логическая единица (положительный потенциал 5 В), а при разомкнутом ключе – логический ноль. Поскольку инвертор (**NOT**) имеет один вход, то для формирования двух значений входного сигнала (логической единицы или логического нуля) достаточно одного ключа **5**.

Значения функций исследуемых элементов можно контролироватьс помощью пробников **Х1**, **Х2**, …, **Х5**: если выходной сигнал элемента равен логической единице, то включенный на выходе этого элемента пробник светится. Так, при положении ключей схемы (рис. 9.2) функции элементов **OR**, **AND** и **NOR** равны логической единице.

Т а б л и ц а 9.4

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Дизъюнктор [ИЛИ (**OR**)] | Конъюнктор [И (**AND**)] | Инвертор[НЕ (**NOT**)] | Штрих Шеффера [И-НЕ (**NAND**)] | Стрелка Пирса[ИЛИ-НЕ (**NOR**)] |
| *х*1 | *х*2 | *y* | *х*1 | *х*2 | *y* | *x* | *y* | *х*1 | *х*2 | *y* | *х*1 | *х*2 | *y* |
| 0 | 0 |  | 0 | 0 |  | 0 |  | 0 | 0 |  | 0 | 0 |  |
| 0 | 1 |  | 0 | 1 |  | 0 | 1 |  | 0 | 1 |  |
| 1 | 0 |  | 1 | 0 |  | 1 |  | 1 | 0 |  | 1 | 0 |  |
| 1 | 1 |  | 1 | 1 |  | 1 | 1 |  | 1 | 1 |  |

**Задание 2**. "**Перетащить**" из библиотеки **Misc Digi­tal\TIL** на рабочее поле **среды MS10** необходимые логические элементы и **собрать схему для реализации заданной в табл. 9.5 логической функции *у* с тремя аргументами** *а*, *b* и *c*. **Скопировать** собранную логическую схему на страницу отчёта.

Т а б л и ц а 9.5

|  |  |
| --- | --- |
| Вариант | Логическая функция |
| 1, 6, 11, 16, 21, 26 |  |
| 2, 7, 12, 17, 22, 27 |  |
| 3, 8, 13, 18, 23, 28 |  |
| 4, 9, 14, 19, 24, 29 |  |
| 5, 10, 15, 20, 25, 30 |  |

В качестве примера соберём схему для реализации логической функции



Анализ функции показывает, что для построения логической схемы нам потребуются три инвертора, три дизъюнктора, причем один дизъюнктор с двумя, а два − с тремя входами, и два конъюнктора, причём один с двумя, а другой с тремя входами.

"Перетащим" на рабочее поле среды MS10 необходимые модели логических элементов из библиотеки **Misc Digital\TIL**, располагая их, начиная с входа, а именно:

− три инвертора NOT (**NOT1**, **NOT2** и **NOT3**) для получения инверсий  аргументов *a*, *b* и *с*;

− конъюнктор **AND1** с двумя входами для реализации функции *ab*;

− три дизъюнктора: **OR2** для реализации функции *y*1*= a* + *b* + *c*, **OR3** для реализации функции *y*2 =  и **OR1,** реализующий функцию*y*3 = =  разместив их друг под другом (см. рис. 9.3).

Для выполнения функции логического умножения *y*=*y*1*y*2*y*3 добавим в схему конъюнктор **AND2** c тремя входами, к выходу которого подключим логический пробник **Х2** (уро­вень высокого напряжения 5 В) для сигнализации появления ло­ги­ческой единицы на выходе схемы. "Перетащим" из соответствующих библиотек на рабочее поле источник прямоугольных сигналов **Е1** и ключ **1**, расположив их на входе схемы.

 Рис. 9.3

Соединив "проводниками" входы и выходы элементов в соответствии с логическими выражениями составляющих заданной функции и записав в отчёте ожидаемые результаты выполнения операций на выходах элементов (рис. 9.4), приступим к моделированию, открыв **файл 9.2.ms10, размещённый в папке Circuit Design Suite 10.0 среды** МS10.

Рис. 9.4

С этой целью вначале щелкнем мышью на кнопке **Run/Stop**, затем нажмём управляющую ключом клавишу с цифрой **1** клавиатуры. Если соединения элементов выполнены правильно, то пробник **Х2** засветится. При выключении ключа **1** пробник гаснет и т. д. По окончании моделирования щёлкнем мышью на кнопке **Run/Stop**.

**Примечания**. **1**. Основным измерительным прибором для проверки цифровых электронных схем является логический пробник. После двойного щел­чка мышью на его изображении в открывшемся окне нужно задать уро­вень высокого напряжения, например, 5 В (см. рис 9.4), при котором он светится. Если пробник не светится, то это обычно означает, что уровень проверяемого напряжения находится в промежутке между высоким и низким. Поиск неисправностей нужно начинать с проверки подачи сигналов высокого уровня генератором сигналов на входы элементов, затем про­верить правильность выполнения ими логических функций в схеме и проконтролировать появление сигналов на выходах.

**2**. Таблицы истинности для рассмотренных библиотечных логических элементов можно вызвать нажатием клавиши помощи **F1** после выделения на схеме соответствующего элемента.

**Содержание отчета.**

1. Наименование и цель работы.

2. Перечень приборов, использованных в экспериментах, с их крат­кими характеристиками.

3. Изображения электрической схемы для испытания логических элементов и собранной схемы для реализации заданной логической функции.

4. Таблицы истинности, отображающие работу исследуемых логических элементов.

5. Выводы по работе.

**5.Вопросы для проверки знаний.**

**1**. Укажите **признаки,** характеризующие основные логические элементы.

 На входах логических элементов аналоговые сигналы, а на выходах − цифровые

 Операции логического сложения, логического умножения и инверсия не составляют функционально полный набор

 Используя основные логические операции И, ИЛИ и НЕ, можно аналитически выразить любую сложную логическую функцию

 Минимальный логический базис составляют операции ИЛИ и НЕ или И и НЕ

 Входные и выходные сигналы логических элементов могут принимать только два значения: логическую 1 и логический 0

 Операция логического сложения совпадает с операцией обычного сложения

**2**. Укажите **выражение** логической функции двух переменных *х*1 и *х*2, реализуемой элементом "Стрелка Пирса".

    

      

**3**. Укажите **выражение** логической функции двух переменных *х*1 и *х*2, реализуемой элементом "Штрих Шеффера".

    

     

**4**.Укажите **выражение**логической функции трех переменных *а*, *б* и *с*, записанной в совершенной дизъюнктивной нормальной форме (СДНФ).

 **

 **

 **

**5**. Укажите **элемент** ИЛИ-НЕ.

**6.** Укажите **элемент** И*.*

 **7**. Укажите значение **функции** если *а* = *b* = *с* = 1.

 1 0